

参考資料 2

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6-112352

(43) 公開日 平成6年(1994)4月22日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H01L 23/12	301 Z	9355-4M		
H01P 1/00	Z			
3/08				

審査請求 未請求 請求項の数 2

(全 6 頁)

(21) 出願番号 特願平4-283826

(22) 出願日 平成4年(1992)9月29日

特許法第30条第1項適用申請有り 1992年9月15日 社団法人電子情報通信学会発行の「1992年電子情報通信学会秋季大会講演論文集(分冊5)」に発表

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舎利田711番地

(72) 発明者 宮本 隆春

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

(72) 発明者 宮川 文雄

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

(72) 発明者 市川 圭一

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

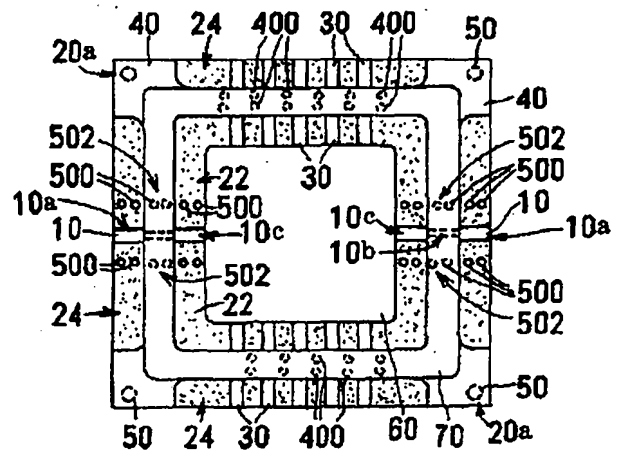
(74) 代理人 弁理士 松田 宗久

(54) 【発明の名称】 高周波素子用パッケージ

(57) 【要約】

【目的】 セラミックからなるフレームに備えた信号線路であって、信号線路上方とその下方に備えたグラウンド層でマイクロストリップ線路構造化、ストリップ線路構造化した信号線路に高周波信号を伝えた場合に、その信号線路に寄生共振、マイクロストリップ共振等が生じて、その信号線路の伝送損失が高まるのを防止できる高周波素子用パッケージを得る。

【構成】 DC線路30両側のフレーム20に信号線路10上方とその下方のグラウンド層40、42を電位差なく接続するビア400をそれぞれ備えると共に、信号線路10両側に、グラウンドビア500を信号線路10に接近させてそれぞれ複数本並べて備える。そして、それらの複数本のグラウンドビア500からなる擬似グラウンド壁502とグラウンド層40、42とで囲まれた擬似矩形同軸構造をした信号線路10の擬似矩形同軸壁の横幅を狭める。



【特許請求の範囲】

【請求項1】 セラミックからなるフレームに信号線路とDC線路とを備えたパッケージであって、前記信号線路上方とその下方の前記フレームにグランド層をそれぞれ備えて、それらのグランド層により前記信号線路をマイクロストリップ線路構造、ストリップ線路構造、マイクロストリップ線路構造に順次形成した高周波素子用パッケージにおいて、前記DC線路両側のフレームに前記信号線路上方とその下方のグランド層を電位差なく接続するビアをそれぞれ備えると共に、前記信号線路両側のフレームに前記グランド層に接続されたグランドビアを、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えて、それらのグランドビアと前記グランド層とで囲まれた前記信号線路の擬似矩形同軸壁の横幅を狭めたことを特徴とする高周波素子用パッケージ。

【請求項2】 セラミックからなるフレームに信号線路を備えたパッケージであって、前記信号線路上方とその下方の前記フレームにグランド層をそれぞれ備えて、それらのグランド層により前記信号線路をマイクロストリップ線路構造、ストリップ線路構造、マイクロストリップ線路構造に順次形成した高周波素子用パッケージにおいて、前記信号線路両側のフレームに前記グランド層に接続されたグランドビアを、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えると共に、前記信号線路両側のフレーム表面に前記信号線路上方とその下方のグランド層を電位差なく接続するグランド壁を、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えて、それらのグランドビアとグランド壁と前記グランド層とで囲まれた前記信号線路の擬似矩形同軸壁の横幅を狭めたことを特徴とする高周波素子用パッケージ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、高周波信号で動作させる半導体チップ等を収容する高周波素子用パッケージに関する。

【0002】

【従来の技術】 上記パッケージとして、図5に示したような高周波素子用パッケージがある。

【0003】 このパッケージは、その信号線路10を備えたフレーム20をセラミックで形成している。フレーム20は、その内外に階段面22、24をそれぞれ備えて、それらの階段面22、24にメタライズからなる細帯状の信号線路10を、フレーム20内部を貫通させて連続して備えている。

【0004】 信号線路10上方とその下方に当たるフレーム20上面とその下面には、メタライズからなるグラ

ンド層40、42をそれぞれ備えている。そして、それらのグランド層40、42やシールリング70やヒートシンク60により、フレームの内外の階段面22、24にフレーム20内部を貫通させて備えた信号線路10を、マイクロストリップ線路構造、ストリップ線路構造、マイクロストリップ線路構造に順次形成している。そして、信号線路10の特性インピーダンスを、50Ω等にマッチングさせている。

【0005】 フレーム20上下面にそれぞれ備えたグランド層40、42間は、図5に破線で示したように、フレームのコーナー部20aに上下に貫通して備えたメタライズボールからなるビア50で接続している。そして、それらのグランド層40、42のグランド電位がほぼ同一値に保持されるようにしている。

【0006】

【発明が解決しようとする課題】 しかしながら、上記パッケージにおいては、その信号線路10に5GHz以上等の高周波信号を伝えた場合に、その信号線路10自体の持つ導体損失以上の大きな挿入損失等の伝送損失が発生して、その信号線路10を高周波信号を効率良く伝えることができなかった。

【0007】 その原因を追求したところ、上記パッケージでは、信号線路10が、その上方と下方にグランド層40、42をそれぞれ備えると共に、その両側のフレームのコーナー部20aにビア50をそれぞれ備えた擬似矩形同軸構造をしていて、その擬似矩形同軸壁の横幅、即ちビア50間の幅が広く形成されている。そのため、その擬似矩形同軸構造をした信号線路10の寄生共振周波数が、信号線路10に伝える高周波信号の使用周波数帯域内にあって、信号線路10に高周波信号を伝えた場合に、その擬似矩形同軸構造をした信号線路10に寄生共振が発生してしまうからであることが判明した。

【0008】 それと共に、上記パッケージにおいては、信号線路10上方とその下方にそれぞれ備えたグランド層40、42が的確に同一グランド電位に保持されないために、信号線路10にマイクロストリップ共振等が発生してしまうからであることが判明した。

【0009】 本発明は、このような課題を解消した、信号線路に高周波信号を伝えた場合に、その擬似矩形同軸構造をした信号線路に寄生共振、マイクロストリップ共振等が発生して、信号線路を伝える高周波信号の伝送損失が大きくなるのを防ぐことのできる高周波素子用パッケージを提供することを目的としている。

【0010】

【課題を解決するための手段】 上記目的を達成するために、本発明の第1の高周波素子用パッケージは、セラミックからなるフレームに信号線路とDC線路とを備えたパッケージであって、前記信号線路上方とその下方の前記フレームにグランド層をそれぞれ備えて、それらのグランド層により前記信号線路をマイクロストリップ線路



構造、ストリップ線路構造、マイクロストリップ線路構造に順次形成した高周波素子用パッケージにおいて、前記DC線路両側のフレームに前記信号線路上方とその下方のグラウンド層を電位差なく接続するビアをそれぞれ備え、前記信号線路両側のフレームに前記グラウンド層に接続されたグラウンドビアを、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えて、それらのグラウンドビアと前記グラウンド層とで囲まれた前記信号線路の擬似矩形同軸壁の横幅を狭めたことを特徴としている。

【0011】本発明の第2の高周波素子用パッケージは、セラミックからなるフレームに信号線路を備えたパッケージであって、前記信号線路上方とその下方の前記フレームにグラウンド層をそれぞれ備えて、それらのグラウンド層により前記信号線路をマイクロストリップ線路構造、ストリップ線路構造、マイクロストリップ線路構造に順次形成した高周波素子用パッケージにおいて、前記信号線路両側のフレームに前記グラウンド層に接続されたグラウンドビアを、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備え、前記信号線路両側のフレーム表面に前記信号線路上方とその下方のグラウンド層を電位差なく接続するグラウンド壁を、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えて、それらのグラウンドビアとグラウンド壁と前記グラウンド層とで囲まれた前記信号線路の擬似矩形同軸壁の横幅を狭めたことを特徴としている。

【0012】

【作用】上記構成の第1、第2の高周波素子用パッケージにおいては、信号線路両側のフレームにグラウンドビアを、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えている。言い換えれば、信号線路両側にグラウンドビアからなる擬似グラウンド壁を信号線路に接近させてそれぞれ備えている。

【0013】加えて、第2の高周波素子用パッケージにおいては、信号線路両側のフレーム表面にグラウンド壁を、信号線路のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路に接近させてそれぞれ備えている。

【0014】それと共に、DC線路両側のフレームに信号線路上方とその下方のグラウンド層を電位差なく接続するビアをそれぞれ備えたり、信号線路両側のフレーム表面に信号線路上方とその下方のグラウンド層を電位差なく接続するグラウンド壁をそれぞれ備えたりして、信号線路上方とその下方のグラウンド層を的確に同一グラウンド電位に保持できるようにしている。

【0015】そのため、上記構成の第1、第2の高周波

素子用パッケージにおいては、信号線路上方とその下方のグラウンド層とそれに接続された信号線路両側のグラウンドビアからなる擬似グラウンド壁やグラウンド壁とで囲まれた信号線路の擬似矩形同軸壁の横幅が狭められる。そして、それらのグラウンド層と擬似グラウンド壁とグラウンド壁とで囲まれた擬似矩形同軸構造をした信号線路に発生する寄生共振周波数が、信号線路を伝える高周波信号の使用周波数帯域より高められる。それと共に、信号線路上方とその下方のグラウンド層が的確に同一グラウンド電位に保持されて、信号線路にマイクロストリップ共振等が生ずるのが防止される。その結果、信号線路に高周波信号を伝えた際に、その擬似矩形同軸構造をした信号線路に寄生共振、マイクロストリップ共振等が発生して、信号線路を伝える高周波信号の挿入損失等の伝送損失が増大するのが防止される。

【0016】

【実施例】次に、本発明の実施例を図面に従い説明する。図1と図2は本発明の第1の高周波素子用パッケージの好適な実施例を示し、図1はその信号線路周辺の拡大斜視図、図2はその平面図を示している。以下に、このパッケージを説明する。

【0017】図において、20は、ほぼ方形枠体状をしたセラミックからなるフレームであって、パッケージ側壁を形成している。

【0018】フレーム20四方の内外には、階段面22、24をそれぞれ備えている。

【0019】フレーム左右の階段面22、24には、メタライズからなる細帯状の信号線路10を、フレーム20内部を貫通して同一平面上に連続して備えている。

【0020】信号線路10上方とその下方に当たるフレーム20の上下面には、メタライズからなるグラウンド層40、42を連続して広く層状にそれぞれ備えている。そして、それらのグラウンド層40、42により、信号線路10を、その内側から外側へとマイクロストリップ線路構造、ストリップ線路構造、マイクロストリップ線路構造にそれぞれ順次形成している。そして、それらのマイクロストリップ線路構造、ストリップ線路構造、マイクロストリップ線路構造をした信号線路10の特性インピーダンスを、パッケージに收容する半導体チップ等の内部信号回路の持つ特性インピーダンスの50Ω等にマッチングさせている。

【0021】フレーム四隅のコーナー部20aには、フレーム20の上下面に備えたグラウンド層40、42を接続するためのビア50をフレーム20を上下に貫通してそれぞれ備えている。そして、フレーム上下面のグラウンド層40、42をほぼ同一グラウンド電位に保持できるようにしている。

【0022】フレーム前後の階段面22、24には、メタライズからなる細帯状のDC線路30をフレーム20内部を貫通して同一平面上に連続して複数本並べて備え

ている。

【0023】フレーム20下面には、高熱放散性の金属板からなるヒートシンク60を接合している。詳しくは、ヒートシンク60をフレーム20下面に備えたメタライズからなるグラント層42にろう付け接合している。

【0024】フレーム20上面には、金属製のシールリング70を接合している。詳しくは、シールリング70をフレーム20上面のメタライズからなるグラント層40にろう付け接合している。そして、シールリング70を介して、キャップ（図示せず）をパッケージ上面に気密に接合できるようにしている。

【0025】以上の構成は、従来の高周波素子用パッケージと同様であるが、図のパッケージでは、フレーム前後の階段面22、24に複数本並べて備えたDC線路30両側のフレーム20に、その上下面に備えたグラント層40、42を電位差なく接続するメタライズ等の導体ボールからなるビア（以下、単にビアという）400をそれぞれ備えている。詳しくは、フレーム20内部を貫通するDC線路30両側のフレーム20にビア400をフレーム20を上下に貫通してそれぞれ複数本並べて備えて、それらのビア400をグラント層40、42にそれぞれ接続している。そして、それらのビア400と前述フレーム四隅のビア50とによりフレーム上下面のグラント層40、42を的確に同一グラント電位に保持できるようにしている。

【0026】それと共に、信号線路10両側のフレーム20にメタライズ等の導体ボールからなるグラントビア（以下、単にグラントビアという）500を、信号線路10のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路10に接近させてそれぞれ備えている。詳しくは、図1に示したように、フレーム外側の階段面24に備えた信号線路10a両側に、グラントビア500を信号線路10aに接近させてそれぞれ複数本並べて備えている。また、図2に示したように、フレーム内側の階段面22に備えた信号線路10c両側に、グラントビア500を信号線路10cに接近させてそれぞれ複数本並べて備えている。さらに、図2に示したように、フレーム20内部を貫通して備えた信号線路10b両側に、グラントビア500を信号線路10bに接近させてそれぞれ複数本並べて備えている。

【0027】グラントビア500は、フレーム20を上下に貫通して備えていて、グラントビア500をフレーム下面のグラント層42又はそれに加えてフレーム上面のグラント層40に接続している。そして、グラントビア500をグラント層40、42と同一グラント電位に保持できるようにして、グラントビア500が、信号線路10両側に擬似グラント壁502をそれぞれ形成している。

【0028】図1と図2に示した第1の高周波素子用パ

ッケージは、以上のように構成していて、このパッケージにおいては、信号線路10両側の複数本のグラントビア500からなる擬似グラント壁502と信号線路10上方とその下方のグラント層40、42とで、信号線路10周囲に擬似矩形同軸壁を形成していて、その擬似矩形同軸構造をした信号線路10の擬似矩形同軸壁の横幅、即ち信号線路10両側に備えた複数本のグラントビア500からなる擬似グラント壁502間の幅を狭めている。それと共に、DC線路30両側のフレーム20に複数本並べて備えたビア400とフレーム四隅のビア50とによりフレーム上下面のグラント層40、42とそれに接続されたグラントビア500とを的確に同一グラント電位に保持できるようにしている。そして、信号線路10を伝える高周波信号により擬似矩形同軸構造をした信号線路10に寄生共振、マイクロストリップ共振等が発生するのを防止している。

【0029】図3と図4は本発明の第2の高周波素子用パッケージの好適な実施例を示し、図3はその信号線路周辺の拡大斜視図、図4はその平面図を示している。以下に、このパッケージを説明する。

【0030】図のパッケージでは、DC線路30両側のフレーム20にビアを備えずに、代わりに、信号線路10両側のフレーム20表面に、信号線路10上方とその下方とに当たるフレーム上下面のグラント層40、42を電位差なく接続するグラント壁600を、信号線路10のマイクロストリップ線路構造、ストリップ線路構造を損なわぬようにして、信号線路10に接近させてそれぞれ備えている。

【0031】詳しくは、図3に示したように、信号線路10a両側の階段面24とそれに連なる階段面24前端面とにメタライズからなるグラント壁600を、その信号線路10aに対向する内側縁が信号線路10a側縁と平行となるように、広く層状にそれぞれ備えている。また、図4に示したように、信号線路10c両側の階段面22とそれに連なる階段面22前端面とにメタライズからなるグラント壁600を、その信号線路10cに対向する内側縁が信号線路10c側縁と平行となるように、広く層状にそれぞれ備えている。さらに、図3と図4に示したように、信号線路10bの出入り口周辺の階段面22、24後端に連なるフレームの立ち上がり壁面26、28にメタライズからなるグラント壁600を、その信号線路10bに対向する内側縁が信号線路10b側縁と平行となるように、広く層状にそれぞれ備えている。これらのグラント壁600は、グラント層40、42にそれぞれ連続して接続していて、それらのグラント壁600をグラント層40、42と同一グラント電位に保持できるようにしている。

【0032】その他は、前述図1と図2に示した第1の高周波素子用パッケージと同様に構成していて、この第2の高周波素子用パッケージにおいては、信号線路10

30

40

50



両側の複数本のグラントビア500からなる擬似グラント壁502及びグラント壁600と信号線路10上方とその下方のグラント層40、42とで、信号線路10周囲に擬似矩形同軸壁を形成して、その擬似矩形同軸構造をした信号線路10の擬似矩形同軸壁の横幅、即ち信号線路10両側に備えた複数本のグラントビア500からなる擬似グラント壁502間やグラント壁600間の幅を狭めている。それと共に、グラント壁600とフレーム四隅のビア50とによりフレーム上下面のグラント層40、42を同一グラント電位に的確に保持できるようにしている。そして、信号線路10を伝える高周波信号により擬似矩形同軸構造をした信号線路10に寄生共振、マイクロストリップ共振等が発生するのを防止している。

【0033】なお、上述第2の高周波素子用パッケージにおいて、グラント壁600は、信号線路10両側のフレーム20表面に帯状に備えても良く、そのようにしても、上述パッケージとほぼ同様な作用を持つ本発明の第2の高周波素子用パッケージを形成できる。

【0034】また、上述第1、第2の高周波素子用パッケージにおいて、フレーム四隅にビア50を備えずに、DC線路30両側のフレーム20に備えたビア400又は信号線路10両側のフレーム20表面に備えたグラント壁600のみを用いてフレーム上下面のグラント層40、42を電位差なく接続しても良く、そのようにしても、上述パッケージと同様な作用を持つ本発明の第1、第2の高周波素子用パッケージを形成できる。

【0035】また、本発明の第1、第2の高周波素子用パッケージにおいては、その擬似矩形同軸構造をした信号線路10周囲の擬似矩形同軸壁の縦幅を考慮していない。これは、信号線路10をメタライズ等の厚膜で形成した場合には、信号線路10の幅を最小0.2mm以下に形成することが困難である。そのため、セラミックからなるフレーム20の誘電率 ϵ を考慮すると、信号線路10をその上方と下方のフレーム20に備えたグラント層40、42を用いてマイクロストリップ線路構造やストリップ線路構造に形成して、その信号線路10の特性インピーダンスを50 Ω にマッチングさせると共に、信号線路10両側のフレーム20やその表面にグラントビア500からなる擬似グラント壁502やグラント壁600を、その信号線路10のマイクロストリップ線路構

造、ストリップ線路構造を損なわぬようにして備えようとする、信号線路10両側の擬似グラント壁502間やグラント壁600間の距離が、信号線路10上方とその下方のグラント層40、42間の距離に比べて、必然的に長くなってしまふからである。即ち、擬似矩形同軸構造をした信号線路10の寄生共振周波数の値が、その信号線路10周囲の擬似矩形同軸壁の横幅に専ら規制されることとなるからである。

【0036】

【発明の効果】以上説明したように、本発明の第1、第2の高周波素子用パッケージによれば、信号線路に5GHz以上等の高周波信号を伝えた場合に、その擬似矩形同軸構造をした信号線路に寄生共振、マイクロストリップ共振等が発生するのを的確に防止できる。そして、その信号線路を5GHz以上等の高周波信号を挿入損失等の伝送損失少なく効率良く伝えることが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の高周波素子用パッケージの信号線路周辺の拡大斜視図である。

【図2】本発明の第1の高周波素子用パッケージの平面図である。

【図3】本発明の第2の高周波素子用パッケージの信号線路周辺の拡大斜視図である。

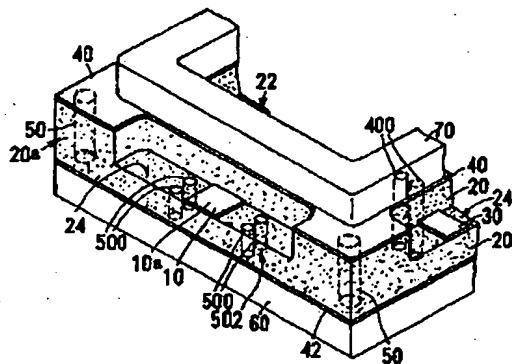
【図4】本発明の第2の高周波素子用パッケージの平面図である。

【図5】従来の高周波素子用パッケージの信号線路周辺の拡大斜視図である。

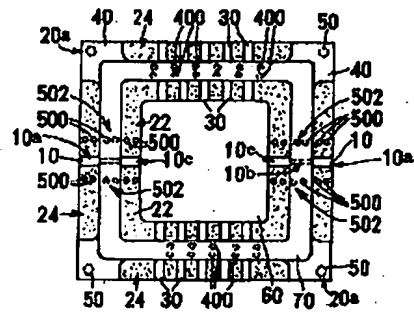
【符号の説明】

- 10、10a、10b、10c 信号線路
- 20 フレーム
- 20a フレームのコーナー部
- 22、24 階段面
- 26、28 立ち上がり壁面
- 30 DC線路
- 50 ビア
- 60 ヒートシンク
- 70 シールリング
- 400 ビア
- 500 グラントビア
- 502 擬似グラント壁
- 600 グラント壁

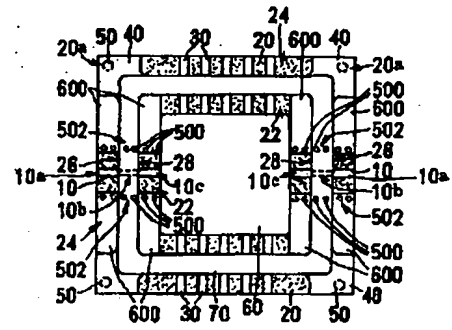
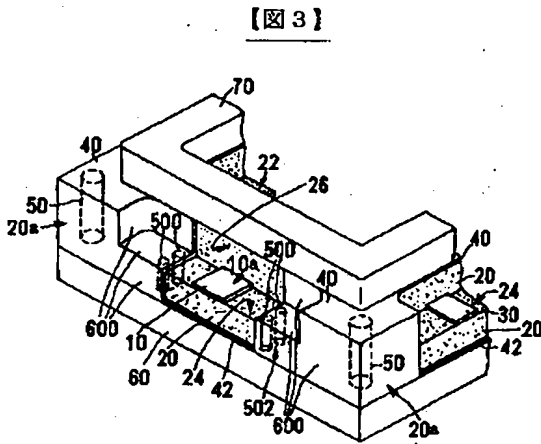
【図1】



【図2】



【図3】



【図5】

